

(11) Publication number: **04094545 A** 

Generated Document.

#### PATENT ABSTRACTS OF JAPAN

(21) Application number: 02213407

(51) Intl. Cl.: H01L 21/331 H01L 21/265

H01L 27/082 H01L 29/73

(22) Application date: 10.08.90

(30) Priority:

(43) Date of

application

26.03.92

publication:

(84) Designated contracting states:

(71) Applicant: FUJITSU LTD

(72) Inventor: IRINO KIYOSHI

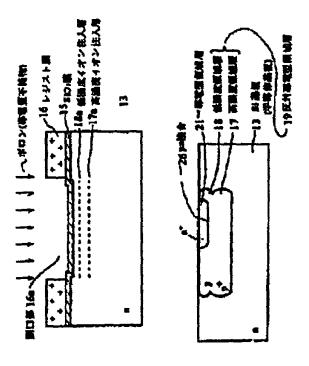
(74) Representative:

# (54) **BIPOLAR TRANSISTOR**

### (57) Abstract:

PURPOSE: To reduce reverse current at a base-collector junction and to suppress its dispersion by forming a reverse conductivity region layer having a shallow low-doped region layer and a deep high-doped region layer in a conductivity-I semiconductor substrate and by making this low-doped region layer incorporate a conductivity-I region layer.

CONSTITUTION: Boron ions are implanted into an n-type Si substrate 13 at an acceleration energy of about 1MeV and a dosage of 3×1014cm-2 or more to form a P-type high-doped ion implanted layer 17a. Next, boron ions are implanted at an



		; · · · »,

60KeV and a dosage of about 1×1012cm-2 to form a lowdoped ion implanted layer 18a. Then, heat treatment is conducted for about 30min at a temperature of about 1000° C to form a high-doped region layer 17 and a lowdoped region layer 18: these two layers serve as collector region layers 19 (reverse conductivity region layer). Successively, phosphorus ions are implanted selectively into the low-doped region layer 18 at an acceleration energy of about 160Kev and a dosage of about 1×1014cm-2 to form a conductivity-I region layer 2. This process can provide vertical bipolar transistors of small absolute value of leakage current in a collectorbase junction and small dispersion in hFE.

COPYRIGHT: (C) 1992, JPO& Japio

			وم دن
			• .

fint.CL。

@公開 平成 4年(1992) 3月26日

H 01 L 21/331

21/265 27/082 Smod Park 1

❷発明の名称 パイポーラトランジスタ

7000年代的基本的基本

②特 頭 平2-213407

**愛出 顧 平2(1990)8月10日** 

野 清 神奈川県川崎市中原区上小田中1015番地。富士通株式会社

កាន់សាស្ត្រ មានស្ថិត្តិស្វាមិត្តិសុខមា

の出願人 弁理士 岡本 啓三

富士通株式会社 神奈川県川崎市中原区上小田中1015番地

The second secon

1. 発明の名称、

パイポーラトランジスタ

2、特許請求の範囲

(1)一年電型の半導体基板に、彼い低端度領域層と 深い高級医療城場とからなる反対導電型領域層と、 設価請度領域層内の一導電型領域層とを共像して 前記高濃度領域際は、イオン注入により再電型 不能物が導入されることにより形成され、かつ接 運電型不統物のドーズ量が 1×10 ° ca ⁻ \*以上であ

ることを特徴とする半導体装置。 (2)請求項 1.記載の反対導電型領域層がコレクタ領。

放着、かつ一洋電型領域度がベース領域層であり、 弦ペース探域層内にエミック領域層を有すること

3. 発明の詳細な以明

(日本)

- ・崔婁上の利用分野

- ・免明が解決しようとする課題

- 実施例(第1図~第(図)
- ・発明の効果

半導体強度に関し、更に詳しく言えば、扱い体 温度領域階とイオン注入により形成される深い高 護皮領域層とからなるコレクタ領域層と、コレク タの低速度領域局内のペース領域局と、ペース領 城屋内のエミッタ領域層とを有する経型パイポー

コレクタ抵抗を増大させることなく、ペース/ コレクタ間のPロ接合でのリーク電流を低減し、 かつそのパラクキを抑制することができる程型が イポーラトランジスタを提供することを目的とし、 一導電型の半導体各板に、扱い低端度領域層と 深い高速度領域層とからなる反対導電型領域層と、 遊伝法皮領城藩内の一準電型領域窓とを具備し、

#### 特回平4-94545 (2)

前記高速度領域層は近イオン技人により事質型不一定で成長によりエピタキシャル層を形成し、その後、 とにより形成され、かつ波達・・・・高温度領域理上に選択的にコレクタの低温度領域 CUCHE LANGE AND TO SEE TO S 題を形成し、更に低級度領域層内にベース領域層 日35日2至4条相成于37平 周八石 云三十大世級用内にエミック領域用を順次形成して、

(産業上の利用分野)。

れる欲い高級度技術器とからなるコレクタ領域器試験一念使って、高エネルギーイボン住人装置の開発に り、社会報告日本語大 レクタの伝達度関連層内のベース領域層と

ベース領域層内のエミック領域層とを有する疑型 パイポーラトランジスタに関する。

従来、コレクタ抵抗の低減のために、半導体器 板の深いところにコングタの実際皮質地度が設け、完全する同様(3)。(5)に示すように、第二 られている。

この高級皮質域度を有する縦型パイポーラトラ ンジスタの作成方法は、基版に選択的に高速度額 域徳を形成した後、この基板上にエピタキシャル …

があるが、結晶欠陥の発生を避けるため、ドーズ 量を [ ×10''cm 以下に抑えている。なお、ドー 大量の下限はコレクタ抵抗の低減のため 6 × 10\*\* cartとしている。

次いで、低エネルギーイオン注入により低速度 のポロンを選択的に高速度イオン往入度しょよう も強く導入し、英濃度イオン性入療(a とSi基板 1表面との間に低温度イオン注入層5 a を形成す る。統いて、同盟 (c) に示すように、アニール すると、高速度領域策(及び低速度領域策ちから) なるコレクタ領域場らが形成される。

次に、同図(d)に示すように、伝達皮領域層 5内に選択的にα型のベース領域策略を形成した 後、ベース保域器8内に選択的にリ型のエミック 領域震りを形成し、その後コレクタ電極10.ペ 一大は極11及びエミック電優12を形成すると 経想パイポーラトランジスタが完成する(同盟)

·新凯克萨尼西州西西西州人名英英克斯州尼西州西

ិត្ត តែការពេល (ការសេស **ភភព**្រះ ដើម្បីប្រសិទ្ធ ការ

H 01 C 21/32 しかし、この方法の場合、高森度領域層を形成

李彦体整定に関し、更に辞しく言え、 がハイングングでは、100mmでは、100mmでは、100mmであり、工程が多くなる。 後い低温度が対策をようとは入により形成される。 100mmでは対策をようにより形成される。

> より、益板に直接深いイオン往入を行うことが可 た。 館となるに伴い、 深い 高麗度領域環を基面内部に 直接形成するようになってきている。

→ 三0! 号 S ((\*) = (\*) は、従来例の複型パイポ (健康の技術)設定では中国人生又及中央など見り来る。

> ネルギーイオン住人により高級皮のボロンを選択。 的にn型のSI基板」に深く承入し、高粱皮イオン **社入塔4~そ形成する。このとき、コレクタ抵抗** の低減のためにはポロンを高速度に導入する必要

#### { 契明が解決しようとする課題】

しかし、作成されだパイポーラトランジスタの コレクタ・ペース間のpn接合27に进方向の動 作堂圧を印加した場合、Pの接合27の逆方向電 液の絶対値が十分に低くならず、かつパラツキも 大きい。第4回(a)に示す本職免明者の行った 望方向せ流 (JR) の温度依存性の肉査により、.

JRuezp (-Eg/akT) 304

こ。Bェニスネルギーパンドギャップ (Siの場合 

x a ボルウマン定数をつき (Salab L / 10.5)

**で:絶対温度 ドッチヌ 不思せる デック・エア** 

ニー:定数(拡散電波が主体の場合=1: 再結 合意流が主体の場合=2) ソングかっ

この逆方向電波の主体は再結合電波であることが 我かめられた。これは、資エネルギー・賞ドーズ 量のイオン注入により導入された結晶欠陥が急速 方向の動作な圧に対応してアゴ接合27から広が った空気度中に含まれるためと考えられる。

このため F.(A.F.E を十分に小

本発明に toot. ベースノコ

(9-24 制すること 及びその言

のである。 300000

(謀話を . 上記算 後い低る 反対導1 型領域。 ンはよ

× io\* 复に。

り形成

n 15 (# 行。

144 3 2 m 2 to 3

(2) 71714-6年前は

このため、パイポーラトランジスタの電流増植 率(LPE)を十分に高くできず、かつパラッキ。 を十分に小さくできないという問題がある。

Called Street Called Marry Co.

#### 【課題を解決するための手段】

上記課題は、第1に、一導電型の半導体基板に、 後い低級度領域層と深い高級度領域層とからなる。 反対導電型領域層と、該低級度領域層内の一導電 型領域層とを具備し、前記高級度領域層は、イオ ン住人により運電型不統物が導入されることによ り形成され、かつ該導電型不統物のドーズ量が1 ×10<sup>14</sup>cm<sup>-2</sup>以上であることを特徴とする半導体装 置によって解決され、

n接合26の逆方向電波(JR)の温度依存性 (第4図(a)。(b))を調査することにより 行った。

第3図(a)の放料の作成条件は、 Fーズ量…3×10<sup>12</sup>cs<sup>-2</sup>、6×10<sup>12</sup>cs<sup>-2</sup>、 1×10<sup>14</sup>cs<sup>-2</sup>、3×10<sup>14</sup>cs<sup>-2</sup> アニール条件…温度1000で、時間30分。

进方向印加電压+-5 V

である.

男4図(a)に示すように、ドーズ量が3×10
<sup>13</sup>cm<sup>-2</sup>、3×10<sup>14</sup>cm<sup>-2</sup>の場合は、逆方向電流(JR)が、

 $JR \propto exp(-Eg/nkT)$ 

B g : エネルギーパンドギャップ (Siの場合 約1.1 e V)

k:ポルツマン定数

-<del>-</del>-

T:絶対温度。

n:定数(拡散電波が主体の場合=1. 再結合電波が主体の場合=2)

に従うとき、ュー1にほぼのっており、JR(リ

第1の発明に記載の反対車電型領域圏かコレク タ領域層、かつ一導電型領域圏がベース領域層で あり、該ベース領域層内にエミッタ領域層を有す ることを特徴とする半導体装置によって解決され る。

ಚಲಕ್ಷ (೨೬ರಜೀಕರುವರ್ಷ-ನ...

(作用)

第2回、第3回(a) (b)及び第4回(a)。
(b)は、本観発明者の行った実験結果を示す。
実験に用いた試料は、第2回に示すように、n型のSI基板(半導体基板)に、減い低級度領域層
18とイオン注入により形成された深い高速度領域層 17とからなるp型の反対導電型領域層 19と、該低線度領域層 18内の立型の一導電型領域
層21とを有するものを用いた。

実験は、この試料について高速度領域層17の 形成条件を機率変えて作成した。即ち、イオン注 人のドーズ量の異なるものを4種類(第3図 (a))、アニール温度の異なるものを3種類 (第3図(b))の計7種類の試料について、p

ーク電流)は拡散電流が主体となっていることを示している。一方、ドーズ量  $6 \times 10^{13}$  cm  $^{-2}$ .  $1 \times 10^{14}$  cm  $^{-2}$  の場合は、n-1 / 2 にほぼのっており、 J R は再結合電流が主体となっていることを示している。拡散電流が主体のものは J R の絶対値が小さい。また、別のJ R の分布調査により拡散電流が主体のものはバラッキも小さくなっている。

上記の実験結果より、次のようなことが推定される。

即ち、ドーズ量が最も小さいば料はもともとは 品欠陥が少ないので、JRは拡散電流が主体で、 かつ絶対値も小さい。逆に、ドーズ量が最も大きいば料は、結晶欠陥が最も多いと考えられるが、 結晶欠陥が高濃度領域層17のほぼ中央部の最大 濃度面(平均飛程)21よりも深いところに存在 し、かつpn接合26からの空乏層が最大確度面 27を越えて結晶欠陥の存在する部分まで広が含まれないので、JRは拡散電流が主体で、かつ絶対 値も小さいと考えられる。しかし、ドーズ量が中 図のものはシドニズ量が十分に大きくないことで 空芝用の広がりが大きい。また、結晶大陽の発生 を即割するにはドーズ量が十分に小さくない。こ のため、印加電圧に対応して広がる空芝居中に結 品欠陥が含まれ、再結合電流が主体になっている ものと考えられる。

同図(も)に示すように、アニール温度1000で、1050で、1100でと温度が高くなるに使い、順次拡散電波が増加している。これは、アニール温度が高くなるに使い、拡散が進行して高速度領域層17が51基板13表面の方に広がり、このため、空乏層の広がりが抑制され、空乏層中に結晶欠陥が含まれなくなってくるためと考えられる。特に、アニール温度が1100での場合、高速度領域層17

際のイオン街壁の賃和のため、Si基板13上にSi 0.膜15を形成した後、レジスト膜16を形成す る。缺いて、溝14を目印としてレジスト膜16 をパターニングしてコレクタ領域層を形成すべき 領域に開口部16aを形成する。

次いで、SI基版 1 3 に加速エネルギー 1 M e V . F ー ズ量 3 × 10 1 c m - でポロンをイオン注入する。これにより、平均飛程 (R p ) が約 2 μ m の、がウス分布を有する p 型の高端度イオン注入 原17 a が形成される。

次に、加速エネルギー60 keV. F-ズ量1 ×10<sup>18</sup>cm<sup>-8</sup>でポロンをイオン注入し、平均無程 (Rp) が約0.3 μmの低温度イオン注入層18a を形成する。

次いで、同図(c)に示すように、重度1000でで時間30分間加熱処理を行う。これにより、高速度領域順17が形成されるとともに、高速度領域層域層17と51巻板13表面との間に高速度領域層17に接して厚さ約0.6万mのP型の低速度領域層18が形成される。これらの2階がコレクタ領

の最大濃度面 2 7 を越えて空乏層が結晶欠陥の存在する部分まで広がりきらず、JR電流に拡散電流が生体になっている。

以下、図面を参照しながら本発界の実施例について説明する。

第1図(a) ~ (c) は、本発明の実施例の疑 型ペイポーラトランジスタの作成方法について説 明する顧飯図である。 まず、同図 (a) に示すように、抵抗率1Ωca のn型のSI基板(半導体基板)13に選択的に決 い消14を形成する。これは後に形成するコレク タ領域運を形成するための位置合わせの目印とな

次に、同図 ( b ) に示すように、イギン往犬の

城庫19となる。

次いで、同図(d)に示すように、確いSiOs競 15を除去した後、新たに絶縁のための競車的300人の厚いSiOs競 20を形成する。続いて、低速度領域層 18内に選択的にリンを加速エネルギー 160ke V.ドーズ量 1×101 cm でイオン 注入して深さ的0.3 gmのn型のベース領域層 (一項な型領域層) 21を形成する。

次に、同図(e)に示すように、ベース領域層21内に選択的にポロンをイオン注入して深さ的0.2 gmのn型のエミッタ領域層22を形成する。次いで、510g酸20にコレクタコンタクトホール、ベースコンタクトホール及びエミッタコンタクトホールを形成した後、それぞれのコンタクトホールを介してコレクタ領域19、ベース領域層21及びエミッタ領域層22と接続してコレクタで展23、ベース電極24及びエミッタ電極25を形成すると観響がイポーラトランジスタが完成する。

以上のようにして作成された従型パイポーラト ランジスタにおいては、高速度領域度17を形成 す。 しん じゅう で さ 来 き さく かった 筆 の は で 小 ま の の は で 小 さ く かった かった ま の は で 小 さ かった ま かった

なので、

従って

キの小さ

h & . . .

なお.

1 × 1014

第5間ピ

クの製造法

(符号の会

1 -- 51 基哲

2.7.1

3.16---

、するため、通常よりも大きいドーズ曼3×10'4 ジェー cmごでイネン注入し、その後1000℃で加熱処理

じているにもかかわらず、コレクタベース間のア n接合26に逆方向電圧を印加する場合、p n接 合26からの空之層が結晶欠陥の存在する部分ま で広がり着らない。

このため、空乏層中には結晶欠陥が含まれない ので、第4因 ('a') に示すように、アエ接合26 の逆方向電流 ((J尺))は、拡散電流が主体となり、 従来の場合と比較して絶対値を小さくすることが できる。実験によれば、従来と比較して約2桁も いっとすることができた。また、拡散電液が主体 なので、バラツキも小さくすることができる。

> :: 従って、hPEの絶対値が大きくいかつパラツ キの小さい縦型パイポーラトランジスタのが得ら

なお、第4図(b)に示すように、ドーズ量が 1×10''ca-\*以上であれば、アニール条件を適当

従って、この高温度領域層を埋め込みコレクタ 領域層に適用することによりコレクタ・ベース接 合のリーク電波の絶対値が小さく、かつLFEの パラッキの小さい疑型パイポーラトランジスタの が得られる。

#### 4. 図面の簡単な説明

第1因は、本発明の実施例の縦型バイボーラト ランジスタの製造方法について設明する断面図、・ 第2図は、本発明の半導体装置について説明す

第3図は、本発明の作用・効果を説明する実験 に用いたは料の承世型不能物の諸族分布を示す図、 男も図は、本発明の作用・効果を説明する実験 に用いた状料の逆方向電波の選皮依存性を示す図、 第5回は、従来例の経型パイポーラトランジス タの製造方法について説明する断面図である。 (符号の説明)

1 -- Si 基板、

- 2. 7. 15. 20-SiO. 数.
- 3. 16 …レジスト膜、

に選ぶことによりJRを小さくすることができる。 。また、高速度領域層、1-7を形成するためのイオー ン注入のドーズ登及びアニール温度の条件は、コニュー(語) レクタ・ベース接合26のプレークダウン電圧が 動作で圧以上になるように調整される必要がある。

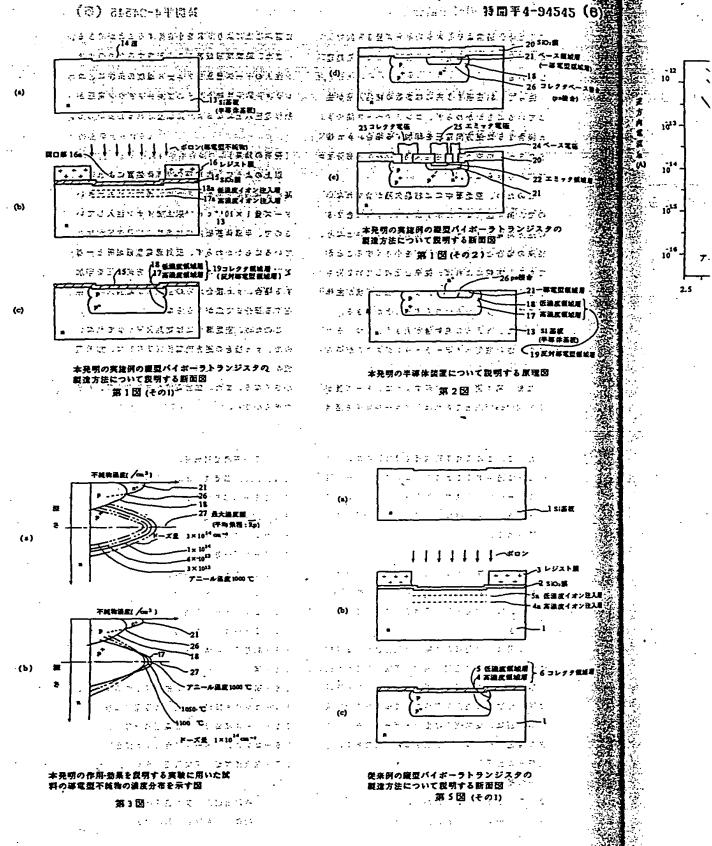
# (発明の効果)

以上のように、本発明の半導体装置によれば、 高温度領域層を形成するため、通常よりも大きい、 ドーズ量 1 ×1011 c m \*\*以上でイオン住入してい るので、半導体基板内には多数の結晶欠陥が生じ ているにもかかわらず、反対導電型領域層と一導 する場合、Pn接合からの空之層が結晶欠陥の存 在する部分まで広がりきらない。

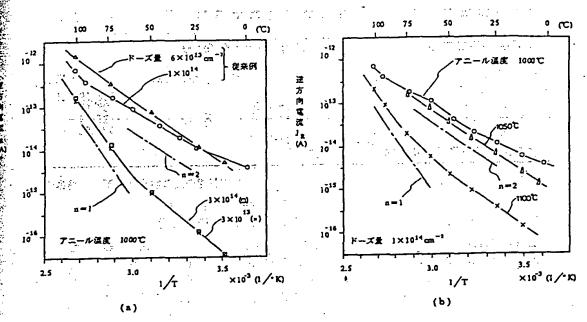
この走め、空乏層中には結晶欠陥が含まれない。 ので、pn接合の逆方向電流(JR)は、拡散電 彼が主体となり、従来の場合と比較して絶対値が 小さくなる。また、拡散電流が主体なので、パラ ツキも小さい。

- 4、17…高温度領域層、
- 4 a、17 a 一高温度イオン注入層、 ごうご
- 5. 18 低温度領域層で ----
- 5 a、18 a 一係温度イオン住入層。
- 6ーコレクタ領域層、
- 8一ペース領域層、
- 9. 22…エミッタ領域層、
- 10.23…コレクタ電伍、
- 11.24…ベース電低、
- 12.25…エミッタ草伍、
- 13--Si基版(半導体基版)、
- 1.6 一男1のポリシリコン膜(第1の導電膜)、
- 19一コレクタ領域層(反対導電型領域層)、
- 2.1 ーベース領域層(一耳電型領域層)、
- 26ーコレクタ・ベース接合(pn接合)、
- 27-最大速度面(平均景程:Rp)。

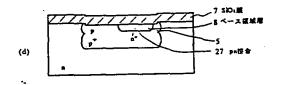
特許出職人 富士进株式会社 代理人 弁理士 同本啓兰

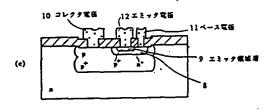


## 特開平4-94545(7)



本発明の作用・効果を説明する実験に用いた 試料の逆方向電流の温度依存性を示す図 第4図



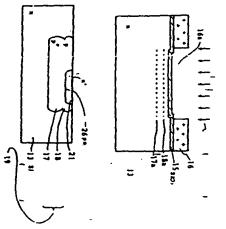


使来例の概型パイポーラトランジスタの 製造方法について説明する断面図 第 \$ 図 (その2)

- (11) 4-94545 (A) (54) BIPOLAR TRANSISTOR
- (43) 26.3.1992 (19) JP
- (21) Appl. No. 2-213407 (22) 10.8.1990
- (71) FUJITSU LTD (72) KIYOSHI IRINO
- (51) Int. Cl<sup>2</sup>. H01L21/331, H01L21/265, H01L27/082, H01L29/73

PURPOSE: To reduce reverse current at a base-collector junction and to suppress a conductivity-I region layer. semiconductor substrate and by making this low-doped region layer incorporate low-doped region layer and a deep high-doped region layer in a conductivityits dispersion by forming a reverse conductivity region layer having a shallow

CONSTITUTION: doped region layer 17 and a low-doped region layer 18: these two layers serve an acceleration energy of about 1MeV and a dosage of 3×1014cm<sup>-2</sup> or more at an acceleration energy of about 160Kev and a dosage of about 1×10'cm' phosphorus ions are implanted selectively into the low-doped region layer 18 as collector region layers 19 (reverse conductivity region layer). Successively and small dispersion in hFE. transistors of small absolute value of leakage current in a collector base junction to form a conductivity. I region layer 2. This process can provide vertical bipolar is conducted for about 30min at a temperature of about 1000°C to form a high to form a P-type high-doped ion implanted layer 17a. Next, boron ions are implanted at an acceleration energy of about 60KeV and a dosage of about 1 × 1012cm<sup>-2</sup> to form a low-doped ion implanted layer 18a. Then, heat treatment Boron ions are implanted into an n-type Si substrate 13 at



16: resist layer, 15: SiO, film, 26: pn junction, 16a: opening

LEGENDE zu den Bibliographiedaten

(54) Titel der Patentanmeldung

(11) Nummer der JP-A2 Veröffentlichung (71) Anmelder

(21) Aktonzolchen der JP:Anmeldung

(43) Voröllonlilchungstag

(22). Anmoldeteg in Japan

(52) Japanische Patentkiessifiketion

[51] Internationale Payantklessifiketion